

PULSE WIDTH MODULATION AMPLIFIER

Patent Number: JP52096854
Publication date: 1977-08-15
Inventor(s): JUSO HIROMI
Applicant(s): SHARP CORP
Requested Patent: JP52096854
Application Number: JP19760013650 19760210
Priority Number(s):
IPC Classification: H03F3/217
EC Classification:
Equivalents: JP1204653C, JP58039408B

Abstract

PURPOSE: To eliminate cross modulation distortion due to power supply voltage variation, by providing the element or the circuit limiting the pulse height of output of the pulse width modulation power amplifier.

Data supplied from the esp@cenet database - I2

①日本国特許庁
公開特許公報

①特許出願公開
昭52—96854

①Int. Cl.²
H 03 F 3/217

識別記号

②日本分類
98(5) A 3

庁内整理番号
6243—53

③公開 昭和52年(1977)8月15日

発明の数 1
審査請求 未請求

(全 3' 頁)

④パルス幅変調増幅器

大阪市阿倍野区長池町22番22号
シャープ株式会社内

⑤特 願 昭51—13650

⑥出 願 人 シャープ株式会社

⑦出 願 昭51(1976)2月10日

大阪市阿倍野区長池町22番22号

⑧発 明 者 十楚博美

⑨代 理 人 弁理士 福士愛彦

明 細 書

1. 発明の名称

パルス幅変調増幅器

2. 特許請求の範囲

- (1) パルス幅変調電力増幅器において、該増幅器に出力パルス高さを制限する素子又は回路を内蔵して電源電圧変動に伴う混変調歪を除去したことを特徴とするパルス幅変調電力増幅器。
- (2) 出力パルス高さを制限する素子として電圧制限ダイオードを用いたことを特徴とする特許請求の範囲第1項記載のパルス幅変調電力増幅器。

3. 発明の詳細な説明

本発明は増幅器、特に低周波電力増幅器の一方式であるパルス幅変調(以下PWMという)増幅器に關し、パルス幅変調電力増幅器において電源電圧の変動に伴ない起る混変調歪を除去することを目的とする。

低周波電力増幅器としては従来よりA級、B級増幅器が、性能上回路技術上又、経済性の面から、一般的に使われている。しかしそのいずれもが、

特にA級増幅器は利用しうる出力に対して、増幅器への入力電力の割合が大きく(すなわち効率が悪く)その差のエネルギー{(入力電力)−(出力電力)}は半導体素子内部で熱として発生し、この熱を放熱するために大がかりな放熱機構を必要とする。入・出力の効率のよい増幅器としてD級増幅器がある。パルス技術の進歩に伴ない大出力電力増幅器としてD級、PWM増幅器が目ざされてきた。PWM電力増幅器は増幅器出力がONかOFFの2値しかとらないため半導体素子内での発熱は理想的には起りえない。すなわち半導体素子内での発熱は臨時的には半導体素子にかかる電圧(V)と半導体素子を流れる電流(I)の積であらわされるが、D級増幅器はON(V=0, I=Imax, V・I=0)又はOFF(V=Vcc, I=0, V・I=0)のいずれかで中間値(V=Vi, I=Ii, V・I=ViIiキ0)をとらないためである。以下図面により、これを説明する。

第1図(a)は増幅器への入力波形の一例である。第1図(b)は(a)を一電源方式でパルス幅変調したとき

の出力、第1図(c)は同2電源方式の出力例である。いずれもパルス幅はその瞬時の入力電圧に比例しており従ってパルス高さが全て一定であればパルス面積(図中斜線部分)も入力電圧に比例している。従って第1図(b)又は(c)を適当な濾波器を通して復調すれば第1図(a)と相似な出力波形が得られる。しかるにパルス高さは前述のごとく電源電圧そのものであり、電源電圧が変動すればパルス幅は一定でもパルス面積は変動し、従って出力波形に歪を生じる。第2図(d)は音響信号波形の一例である。この波形は時間的経過に従い、音量が大きくなったり、小さくなったりしている。当然音量が大きくなると電源よりの電流が増大し従っていかに安定化された電源でも電流の増大に伴ない電源電圧は低下する。まして電源を経済的に構成しようとするればある程度の電源電圧変動は避けられず、第2図(e)に示すごとく電源電圧(V_{cc})は変動する。この電源を用いたD級増幅器の出力は第2図(f)に示すごとくパルス高さが変動し従って濾波器を通した後の波形に歪を生じるという欠点があった。

状態になっており従って出力電位はほぼアース電位が電源電圧位(V_{cc})のいずれかの値をとる。従って第4図に示すごとく電源電圧 V_{cc} が変動すればパルス高さも変動する。電源電圧の変動は電源回路の容量、構成の仕方によってまちまちだが通常無信号時と最大出力時の変動幅は10%内外である。つぎに本発明にもとづく電圧制限ダイオード13をトランジスタ2のベース・アース間に挿入する。ダイオード13のツェナー電圧を適当に選べば入力電圧が充分大きければトランジスタ2のベースに加わる電圧は入力に無関係に一定となり、従ってトランジスタ4は完全にON状態に陥らず、出力6には V_{cc} よりわずかに下った一定電圧を出力させることができる。この出力電圧 V_o を電源電圧の最大変動時の電圧 V_{ccmin} よりやや低目に選んでおけば出力パルスの高さは電源電圧 V_{cc} とは無関係に常に V_o の値に維持することができる。すなわち電源電圧変動に伴ない出力の歪を除去することができる。この状態を第5図に示す。勿論第4図に示す出力ではトランジスタ

本発明はD級増幅器内にパルス高さを制限する回路を付加することにより前述の電源電圧変動に伴ない歪を除去しようとするものである。以下本発明の一実施例を図面とともに説明する。

第3図において1は入力端子、2, 3はドライバートランジスタ、4, 5は終段トランジスタである。6は出力端子であり、7~10はパルス波形の振動成分を除くために挿入されるC, R回路である。11~12はトランジスタ4のバイアス電圧を適当にするための分圧抵抗であり、13は本発明にもとづく電圧制限器の一例としてツェナーダイオードである。まずツェナーダイオード13の値は従来の回路について第3図を引用して説明する。入力1より第1図(b)に示した如きパルス列をトランジスタ4, 5を駆動するのに充分なパルス高さを加えると、当然出力6には第1図(b)と同様の出力が出てくる。第4図は出力6にあらわれるパルス波形の一部を拡大したものである。すなわち回路構成よりトランジスタ4, 及び5はいずれか一方が導通状態のときは他方がカット・オフ

4で消費する電力は理論的に0であるのに対し、第5図に示す出力では理論的にもトランジスタ4における電力消費がありその値は最大出力の $\frac{V_{cc}-V_o}{V_{cc}}$ すなわち(出力)×(電圧変動率)にほぼ等しい。前述の如く電圧変動率は最大でも10%内外であるのでトランジスタ4に発生する発熱もオーネイオ出力の10%内外と考えられる。他方、従来のB級プッシュプル方式の電力増幅器の場合、終段トランジスタに発生する発熱は2石で出力の40%に達する。このことより本方式に伴う10%内外の発熱はD級アンプとしての障害にはなり得ないことがわかるし、また電源回路をより安定化すれば発熱量は更に小さく押えられることは明白である。なお電源電圧の変動は従来のA級又はB級アンプでも起っているが、ただA級又はB級アンプの場合、通常使用する出力範囲では出力波形が電源電圧にクリップすることはないので問題と成らない。他方パルス幅変動増幅器の場合は小信号から大信号まで常に出力はクリップ状態にあるため電源電圧の変動は常に出力歪の原

因となり、これを除去することは高忠実度再生に不可欠などである。

なお実施例では電圧制限器をドライバ一段に挿入したが、これは次段もしくは出力回路に挿入しても同様の効果が得られることはもちろんである。

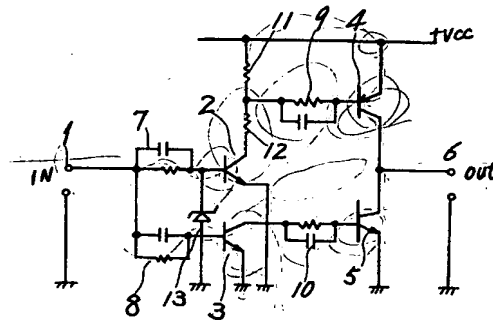
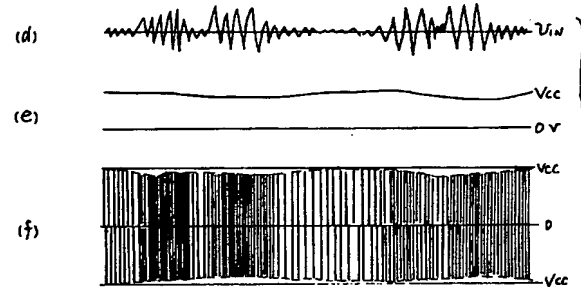
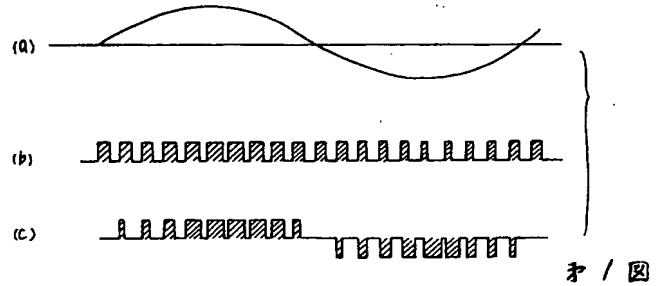
以上述べた如く本発明によれば、パルス幅増幅器において電源電圧の変動が原因となる出力歪を除去できるため、電源回路の構成が簡単かつ経済的でその効果大である。

4. 図面の簡単な説明

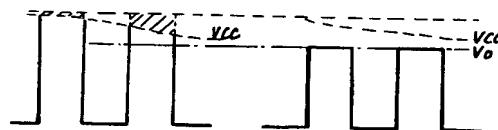
第1図及び第2図は本発明のパルス幅変調電力増幅器の説明に供するパルス波形図、第3図は本発明の一実施例のパルス幅変調電力増幅器の回路図、第4図は従来の第3図のPWM電力増幅器の出力波形の一部を、拡大した図、第5図は本発明のPWM電力増幅器の出力波形の一部を拡大した図を示す。

図中、1：入力端子、2、3：ドライバートランジスタ、4、5：終段トランジスタ、6：出力端子
7～10：CR回路、11～12：分圧抵抗

代理人 弁理士 福 士 健 彦



オ 3 図



オ 4 図

オ 5 図